

【11】證書號數：I518955

【45】公告日：中華民國 105 (2016) 年 01 月 21 日

【51】Int. Cl.： H01L33/64 (2010.01)

發明

全 9 頁

【54】名稱：多晶片封裝結構

MULTICHIP PACKAGE STRUCTURE

【21】申請案號：102131265

【22】申請日：中華民國 102 (2013) 年 08 月 30 日

【11】公開編號：201508960

【43】公開日期：中華民國 104 (2015) 年 03 月 01 日

【72】發明人：鍾嘉琹 (TW) CHUNG, CHIA TIN；戴世能 (TW) TAI, SHIH NENG

【71】申請人：柏友照明科技股份有限公司 PARAGON SEMICONDUCTOR  
LIGHTING TECHNOLOGY CO., LTD.

新北市林口區文化二路 2 段 369 號 3 樓

【74】代理人：莊志強

【56】參考文獻：

TW 201218430A

TW 201332157A

US 6410940B1

US 6498355B1

US 6661030B2

審查人員：皮欣霖

## [57]申請專利範圍

1. 一種多晶片封裝結構，其包括：一金屬基板，所述金屬基板具有一第一鏡面區域及一第二鏡面區域，其中所述第一鏡面區域及所述第二鏡面區域都設置在所述金屬基板上表面，且所述第一鏡面區域及所述第二鏡面區域彼此分離一預定距離；一電路基板，所述電路基板設置在所述金屬基板上，其中電路基板具有多個應用於所述第一鏡面區域的第一導電焊墊、多個應用於所述第一鏡面區域的第二導電焊墊、一用於裸露所述第一鏡面區域的第一貫穿開口、及一用於裸露所述第二鏡面區域的第二貫穿開口；一發光模組，所述發光模組包括多個設置在所述第一鏡面區域上的發光單元，其中每一個所述發光單元包括多個設置在所述第一鏡面區域上的發光二極體晶片，且每一個所述發光單元的多個所述發光二極體晶片以串聯方式電性連接於相對應的所述第一導電焊墊及相對應的所述第二導電焊墊之間；一限流模組，所述限流模組包括多個設置在所述第二鏡面區域上且電性連接於所述發光模組的限流晶片；一邊框單元，所述邊框單元包括一第一圍繞式膠框及一第二圍繞式膠框，其中所述第一圍繞式膠框通過塗佈方式以圍繞地成形於所述電路基板上且圍繞所述發光模組，以形成一第一限位空間，且所述第二圍繞式膠框通過塗佈方式以圍繞地成形於所述電路基板上且圍繞所述限流模組，以形成一第二限位空間；以及一封裝單元，所述封裝單元包括一第一封裝膠體及一第二封裝膠體，其中所述第一封裝膠體容置於所述第一限位空間內且覆蓋所述發光模組，且所述第二封裝膠體容置於所述第二限位空間內且覆蓋所述限流模組。
2. 如請求項 1 之多晶片封裝結構，其中所述第一鏡面區域具有一第一側端及一相反於所述第一側端的第二側端，多個所述第一導電焊墊沿著所述第一鏡面區域的所述第一側端以排列在所述電路基板上，多個所述第二導電焊墊沿著所述第一鏡面區域的所述第二側端以排列在所述電路基板上，且所述電路基板具有多個分別鄰近多個所述第一導電焊墊的第一備用焊墊及多個分別鄰近多個所述第二導電焊墊的第二備用焊墊。

(2)

3. 如請求項 2 之多晶片封裝結構，其中所述電路基板具有多個應用於所述第二鏡面區域的第三導電焊墊及多個應用於所述第二鏡面區域的第四導電焊墊，且每一個所述限流晶片電性連接於相對應的所述第三導電焊墊及相對應的所述第四導電焊墊之間，其中多個所述限流晶片以並聯方式彼此電性連接，且所述電路基板具有多個分別鄰近多個所述第三導電焊墊的第三備用焊墊及多個分別連接於多個所述第四導電焊墊的第四備用焊墊。
4. 如請求項 3 之多晶片封裝結構，其中所述電路基板的上表面具有一絕緣保護層，所述絕緣保護層具有多個焊墊開口，且多個所述第一導電焊墊、多個所述第一備用焊墊、多個所述第二導電焊墊、多個所述第二備用焊墊、多個所述第三導電焊墊、多個所述第三備用焊墊、多個所述第四導電焊墊及多個所述第四備用焊墊分別被所述絕緣保護層的多個所述焊墊開口所裸露。
5. 如請求項 2 之多晶片封裝結構，其中，其中兩個相鄰的所述第一導電焊墊為兩個第一串聯導電焊墊，其中兩個相鄰的所述第二導電焊墊為兩個第二串聯導電焊墊，其中兩個相鄰的所述第一備用焊墊為兩個第一並聯導電焊墊，其中兩個相鄰的所述第二備用焊墊為兩個第二並聯導電焊墊，且兩個相鄰的所述發光單元通過兩個所述第一串聯導電焊墊及兩個所述第二串聯導電焊墊，以串聯方式彼此電性連接。
6. 如請求項 2 之多晶片封裝結構，其中，其中兩個相鄰的所述第一導電焊墊為兩個第一並聯導電焊墊，其中兩個相鄰的所述第二導電焊墊為兩個第二並聯導電焊墊，其中兩個相鄰的所述第一備用焊墊為兩個第一串聯導電焊墊，其中兩個相鄰的所述第二備用焊墊為兩個第二串聯導電焊墊，且兩個相鄰的所述發光單元通過兩個所述第一並聯導電焊墊及兩個所述第二並聯導電焊墊，以並聯方式彼此電性連接。
7. 如請求項 1 之多晶片封裝結構，其中所述第一圍繞式膠框從一第一起始點延伸至一與所述第一起始點為相同點的第一終止點，且所述第一圍繞式膠框的頂端具有一因所述第一起始點與所述第一終止點為相同點的塗佈方式所形成的第一接合凸部，其中所述第二圍繞式膠框從一第二起始點延伸至一與所述第二起始點為相同點的第二終止點，且所述第二圍繞式膠框的頂端具有一因所述第二起始點與所述第二終止點為相同點的塗佈方式所形成的第二接合凸部。
8. 如請求項 1 之多晶片封裝結構，更進一步包括：一橋式整流器，所述橋式整流器設置在所述電路基板上且電性連接於所述限流模組與一交流電源之間。
9. 一種多晶片封裝結構，其包括：一金屬基板，所述金屬基板具有一內圈鏡面區域、一圍繞所述內圈鏡面區域的外圈鏡面區域及一第二鏡面區域，其中所述內圈鏡面區域、所述外圈鏡面區域及所述第二鏡面區域都設置在所述金屬基板的上表面，且所述內圈鏡面區域、所述外圈鏡面區域及所述第二鏡面區域彼此分離一預定距離；一電路基板，所述電路基板設置在所述金屬基板上，其中電路基板具有多個應用於所述內圈鏡面區域的第一內圈導電焊墊、多個應用於所述內圈鏡面區域的第二內圈導電焊墊、多個應用於所述外圈鏡面區域的第一外圈導電焊墊、多個應用於所述外圈鏡面區域的第二外圈導電焊墊、一用於裸露所述內圈鏡面區域的內圈貫穿開口、一用於裸露所述外圈鏡面區域的外圈貫穿開口、及一用於裸露所述第二鏡面區域的第二貫穿開口；一第一發光模組，所述第一發光模組包括多個設置在所述內圈鏡面區域上的第一發光單元，其中每一個所述第一發光單元包括多個設置在所述內圈鏡面區域上的第一發光二極體晶片，且每一個所述第一發光單元的多個所述第一發光二極體晶片以串聯方式電性連接於相對應的所述第一內圈導電焊墊及相對應的所述第二內圈導電焊墊之間；一第二發光模組，所述第二發光模組包括多個設置在所述外圈鏡面區域上的第二發光單元，其中每一個所述第二發光單元包括多個設置在所述外圈鏡面區域上的第二發光二極體晶片，且每一個所述第二發光單元的多個所述第二發光二極體晶片以串聯方式電性連接於相對應的所述第一外圈導電焊墊

(3)

及相對應的所述第二外圈導電焊墊之間；一第一限流模組，所述第一限流模組包括多個設置在所述第二鏡面區域上且電性連接於所述第一發光模組的第一限流晶片；一第二限流模組，所述第二限流模組包括多個設置在所述第二鏡面區域上且電性連接於所述第二發光模組的第二限流晶片；一邊框單元，所述邊框單元包括一內圈圍繞式膠框、一外圈圍繞式膠框及一第二圍繞式膠框，其中所述內圈圍繞式膠框通過塗佈方式以圍繞地成形於所述電路基板上且圍繞所述第一發光模組，以形成一內圈限位空間，所述外圈圍繞式膠框通過塗佈方式以圍繞地成形於所述電路基板上且圍繞所述第二發光模組及所述內圈圍繞式膠框，以形成一位於所述內圈圍繞式膠框及所述外圈圍繞式膠框之間的外圈限位空間，且所述第二圍繞式膠框通過塗佈方式以圍繞地成形於所述電路基板上且圍繞所述第一限流模組及所述第二限流模組，以形成一第二限位空間；以及一封裝單元，所述封裝單元包括一內圈封裝膠體、一外圈封裝膠體及一第二封裝膠體，其中所述內圈封裝膠體容置於所述內圈限位空間內且覆蓋所述第一發光模組，所述外圈封裝膠體容置於所述外圈限位空間內且覆蓋所述第二發光模組，且所述第二封裝膠體容置於所述第二限位空間內且覆蓋所述第一限流模組及所述第二限流模組。

10. 如請求項 9 之多晶片封裝結構，其中多個所述第一內圈導電焊墊沿著所述內圈鏡面區域的其中一側端以排列在所述電路基板上，多個所述第二內圈導電焊墊沿著所述內圈鏡面區域的另外一側端以排列在所述電路基板上，且所述電路基板具有多個分別鄰近多個所述第一內圈導電焊墊的第一內圈備用焊墊及多個分別鄰近多個所述第二內圈導電焊墊的第二內圈備用焊墊，其中多個所述第一外圈導電焊墊沿著所述外圈鏡面區域的其中一側端以排列在所述電路基板上，多個所述第二外圈導電焊墊沿著所述外圈鏡面區域的另外一側端以排列在所述電路基板上，且所述電路基板具有多個分別鄰近多個所述第一外圈導電焊墊的第一外圈備用焊墊及多個分別鄰近多個所述第二外圈導電焊墊的第二外圈備用焊墊。
11. 如請求項 10 之多晶片封裝結構，其中所述電路基板具有多個對應於多個所述第一限流晶片及多個所述第二限流晶片的第三導電焊墊及多個對應於多個所述第一限流晶片及多個所述第二限流晶片的第四導電焊墊，每一個所述第一限流晶片電性連接於相對應的所述第三導電焊墊及相對應的所述第四導電焊墊之間，且每一個所述第二限流晶片電性連接於相對應的所述第三導電焊墊及相對應的所述第四導電焊墊之間，其中多個所述第一限流晶片以並聯方式彼此電性連接，多個所述第二限流晶片以並聯方式彼此電性連接，且所述電路基板具有多個分別鄰近多個所述第三導電焊墊的第三備用焊墊及多個分別連接於多個所述第四導電焊墊的第四備用焊墊。
12. 如請求項 9 之多晶片封裝結構，其中所述內圈圍繞式膠框從一內圈起始點延伸至一與所述內圈起始點為相同點的內圈終止點，且所述內圈圍繞式膠框的頂端具有一因所述內圈起始點與所述內圈終止點為相同點的塗佈方式所形成的內圈接合凸部，其中所述外圈圍繞式膠框從一外圈起始點延伸至一與所述外圈起始點為相同點的外圈終止點，且所述外圈圍繞式膠框的頂端具有一因所述外圈起始點與所述外圈終止點為相同點的塗佈方式所形成的外圈接合凸部，其中所述第二圍繞式膠框從一第二起始點延伸至一與所述第二起始點為相同點的第二終止點，且所述第二圍繞式膠框的頂端具有一因所述第二起始點與所述第二終止點為相同點的塗佈方式所形成的第二接合凸部。
13. 如請求項 9 之多晶片封裝結構，更進一步包括：一橋式整流器，所述橋式整流器設置在所述電路基板上且電性連接於所述第一、二限流模組兩者與一交流電源之間。

圖式簡單說明

圖 1 為本發明第一實施例的多晶片封裝結構的上視示意圖。

圖 2 為本發明第一實施例的多晶片封裝結構的剖面示意圖。

(4)

圖 3 為本發明第一實施例的多晶片封裝結構電性連接於定電壓源供應器的功能方塊圖。

圖 4 為本發明第一實施例的多晶片封裝結構電性連接於交流電源的功能方塊圖。

圖 5 為本發明第二實施例的多晶片封裝結構的上視示意圖。

圖 6 為本發明第二實施例的多晶片封裝結構的剖面示意圖。

圖 7 為本發明第二實施例的多晶片封裝結構電性連接於定電壓源供應器的功能方塊圖。

圖 8 為本發明第二實施例的多晶片封裝結構電性連接於交流電源的功能方塊圖。

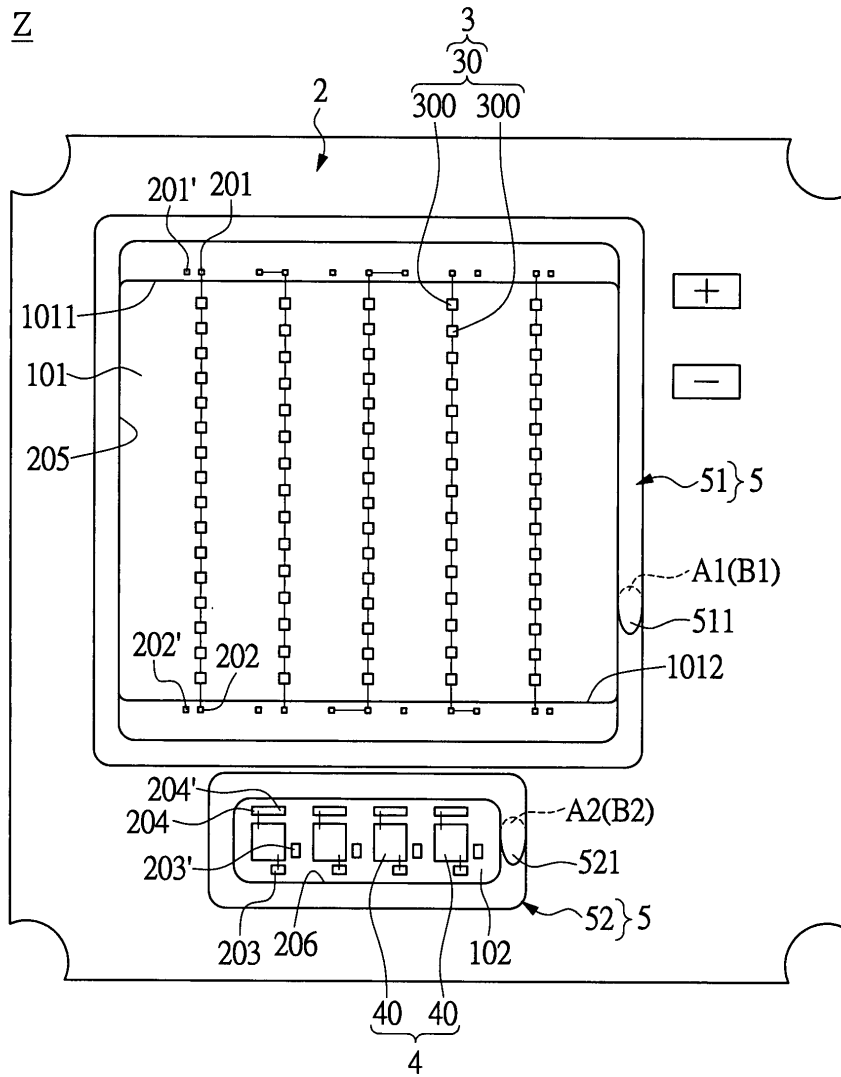


圖1

(5)

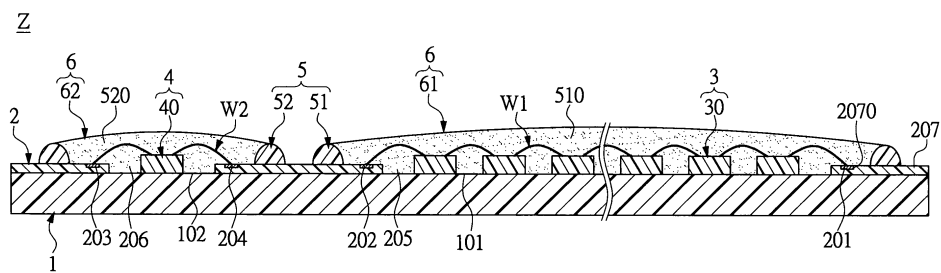


圖2

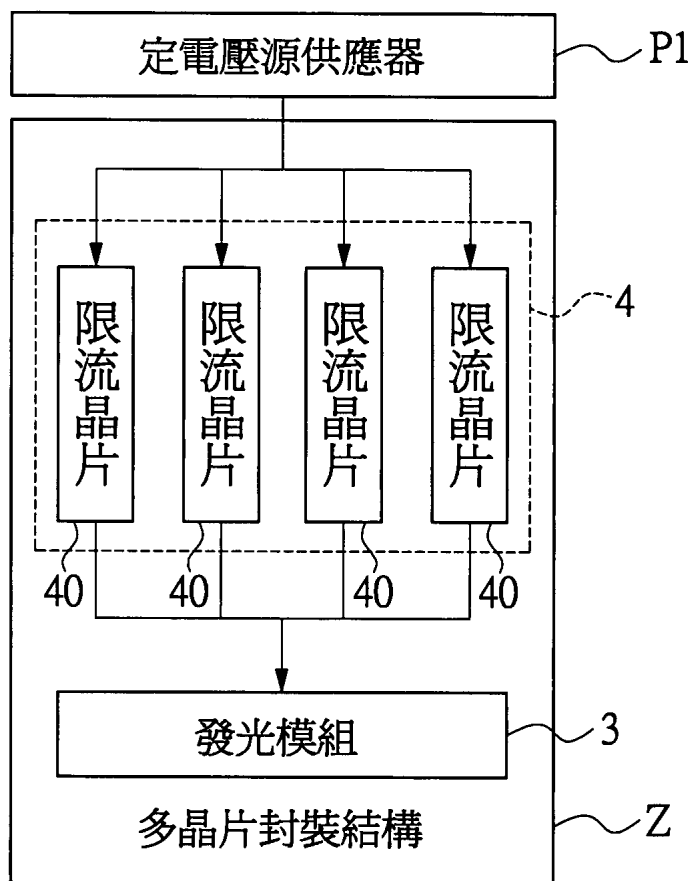


圖3

(6)

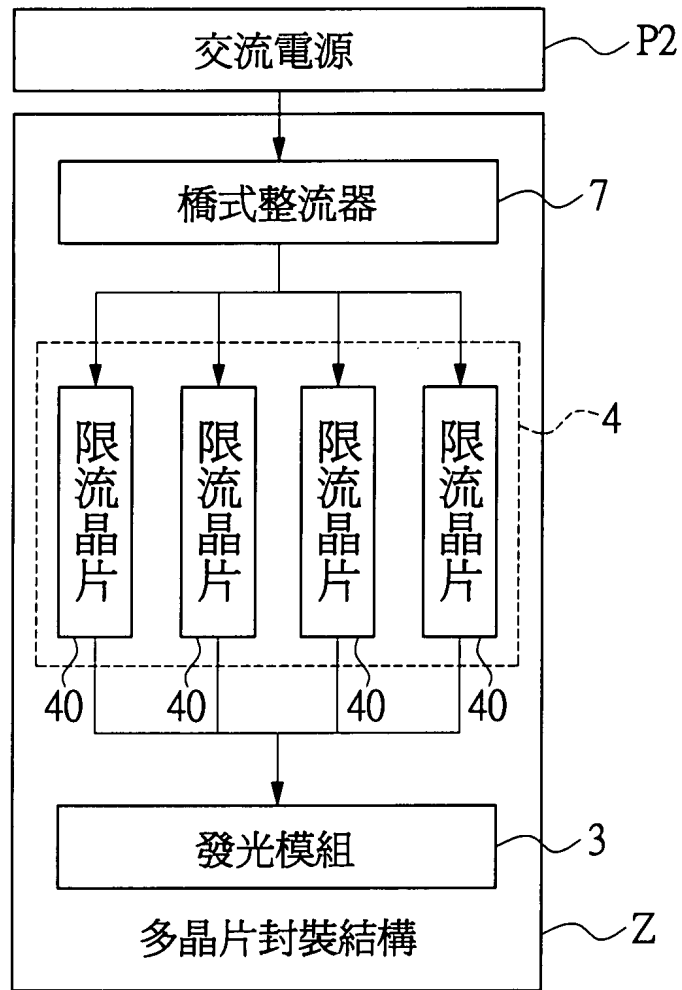


圖4



(8)

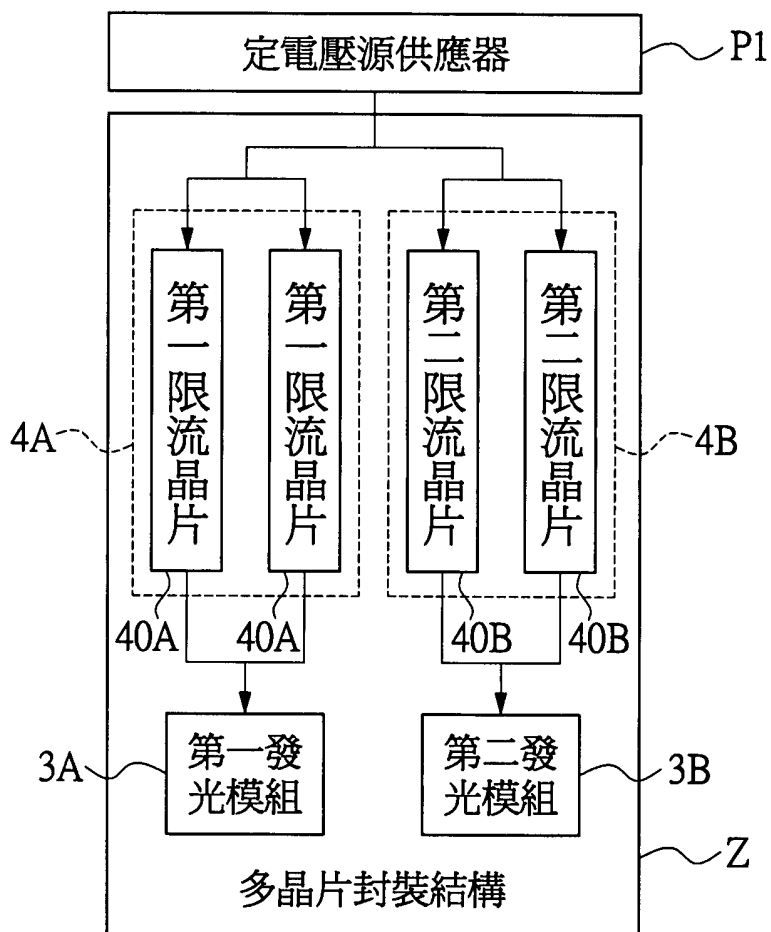


圖7



(9)

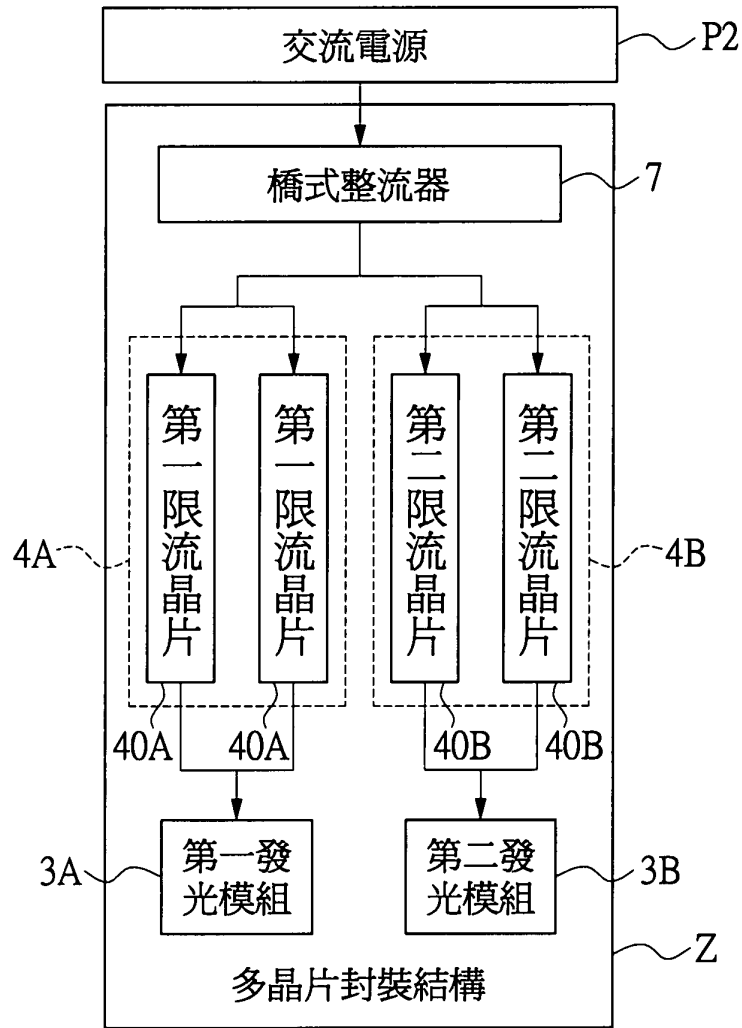


圖8