

【11】證書號數：I442540

【45】公告日：中華民國 103 (2014) 年 06 月 21 日

【51】Int. Cl. : H01L25/075 (2006.01) H01L33/48 (2010.01)

發明

全 17 頁

【54】名稱：直接電性連接於交流電源之多晶封裝結構

MULTICHIP PACKAGE STRUCTURE FOR DIRECTLY ELECTRICALLY
CONNECTING TO AC POWER SOURCE

【21】申請案號：099136119 【22】申請日：中華民國 99 (2010) 年 10 月 22 日

【11】公開編號：201218356 【43】公開日期：中華民國 101 (2012) 年 05 月 01 日

【72】發明人：戴世能 (TW) DAI, SHIH NENG；鍾嘉琄 (TW) CHUNG, CHIA TIN

【71】申請人：柏友照明科技股份有限公司 PARAGON SEMICONDUCTOR
LIGHTING TECHNOLOGY CO., LTD.

桃園縣龜山鄉科技二路 37 巷 37 號

【74】代理人：張耀暉；莊志強

【56】參考文獻：

TW M368194

TW 200616256A

TW 200733436A

審查人員：陳瑩真

[57]申請專利範圍

1. 一種直接電性連接於交流電源之多晶封裝結構，其包括：一基板單元，其具有一基板本體、一位於該基板本體上表面之第一置晶區域、及一位於該基板本體上表面之第二置晶區域；一發光單元，其具有多個電性設置於該第一置晶區域上之發光二極體晶片；一控制模組，其具有至少一電性設置於該第二置晶區域上之限流單元及至少一電性設置於該第二置晶區域上之橋式整流單元，其中上述至少一限流單元與上述至少一橋式整流單元皆電性連接於該發光單元；一邊框單元，其具有一環繞地成形於該基板本體上表面之第一環繞式邊框膠體及一環繞地成形於該基板本體上表面之第二環繞式邊框膠體，其中該第一環繞式邊框膠體圍繞上述多個發光二極體晶片，以形成一對應於該第一置晶區域之第一膠體限位空間，且該第二環繞式邊框膠體圍繞上述至少一限流單元與上述至少一橋式整流單元，以形成一對應於該第二置晶區域之第二膠體限位空間；以及一封裝單元，其具有一填充於該第一膠體限位空間內以覆蓋上述多個發光二極體晶片之第一封裝膠體及一填充於該第二膠體限位空間內以覆蓋上述至少一限流單元與上述至少一橋式整流單元之第二封裝膠體。
2. 如申請專利範圍第 1 項所述之直接電性連接於交流電源之多晶封裝結構，其中該控制模組更進一步包括：至少一電性設置於該第二置晶區域上之突波吸收器、至少一電性設置於該第二置晶區域上之保險絲、及至少一電性設置於該第二置晶區域上之穩壓單元，且上述至少一突波吸收器、上述至少一保險絲、上述至少一穩壓單元、上述至少一橋式整流單元及上述至少一限流單元排列在該第二置晶區域上且電性連接於該交流電源與該發光單元之間。
3. 如申請專利範圍第 1 項所述之直接電性連接於交流電源之多晶封裝結構，其中該第一環繞式邊框膠體的上表面為一圓弧形，該第一環繞式邊框膠體相對於該基板本體上表面之圓弧切線的角度介於 40 至 50 度之間，該第一環繞式邊框膠體的頂面相對於該基板本體上表面的高度介於 0.3 至 0.7 mm 之間，該第一環繞式邊框膠體底部的寬度介於 1.5 至 3

(2)

mm 之間，該第一環繞式邊框膠體的觸變指數介於 4 至 6 之間，且該第一環繞式邊框膠體為一混有無機添加物之白色熱硬化邊框膠體。

4. 如申請專利範圍第 1 項所述之直接電性連接於交流電源之多晶封裝結構，其中該基板單元具有多個設置於該基板本體上表面的正極焊墊及多個設置於該基板本體上表面之負極焊墊，每一個發光二極體晶片具有一正極及一負極，每一個發光二極體晶片的正極相對應上述多個正極焊墊中的至少兩個，且每一個發光二極體晶片的負極相對應上述多個負極焊墊中的至少兩個。
5. 如申請專利範圍第 4 項所述之直接電性連接於交流電源之多晶封裝結構，更進一步包括：一導線單元，其具有多條導線，其中每兩條導線分別電性連接於每一個發光二極體晶片的正極與上述至少兩個正極焊墊中的其中一個之間及電性連接於每一個發光二極體晶片之負極與上述至少兩個負極焊墊中的其中一個之間。
6. 如申請專利範圍第 1 項所述之直接電性連接於交流電源之多晶封裝結構，其中該第一環繞式邊框膠體與該第二環繞式邊框膠體彼此分離一特定距離，該第一封裝膠體與該第二封裝膠體彼此分離一特定距離，且該第一環繞式邊框膠體與該第二封裝膠體彼此分離一特定距離。
7. 如申請專利範圍第 1 項所述之直接電性連接於交流電源之多晶封裝結構，其中該第二環繞式邊框膠體圍繞該第一環繞式邊框膠體，該第二封裝膠體圍繞該第一封裝膠體，且該第一環繞式邊框膠體與該第二封裝膠體彼此相連。
8. 如申請專利範圍第 1 項所述之直接電性連接於交流電源之多晶封裝結構，其中該基板單元具有至少一貫穿該基板本體之隔熱狹縫，且上述至少一隔熱狹縫位於該發光單元與該控制模組之間或位於該第一環繞式邊框膠體與該第二環繞式邊框膠體之間。
9. 一種直接電性連接於交流電源之多晶封裝結構，其包括：一基板單元，其具有一基板本體、兩個位於該基板本體上表面之第一置晶區域、及一位於該基板本體上表面之第二置晶區域；一發光單元，其具有至少一用於產生第一種色溫之第一發光模組及至少一用於產生第二種色溫之第二發光模組，其中上述至少一第一發光模組具有多個電性設置於其中一第一置晶區域上之第一發光二極體晶片，且上述至少一第二發光模組具有多個電性設置於另外一第一置晶區域上之第二發光二極體晶片；一控制模組，其具有至少一電性設置於該第二置晶區域上之限流單元及至少一電性設置於該第二置晶區域上之橋式整流單元，其中上述至少一限流單元與上述至少一橋式整流單元皆電性連接於該發光單元；一邊框單元，其具有兩個環繞地成形於該基板本體上表面之第一環繞式邊框膠體及一環繞地成形於該基板本體上表面之第二環繞式邊框膠體，且其中一個第一環繞式邊框膠體圍繞另外一個第一環繞式邊框膠體，其中上述兩個第一環繞式邊框膠體分別圍繞上述至少一第一發光模組及上述至少一第二發光模組，以分別形成兩個相對應上述兩個第一置晶區域之第一膠體限位空間，上述至少一第二發光模組位於上述兩個第一環繞式邊框膠體之間，且該第二環繞式邊框膠體圍繞上述至少一限流單元與上述至少一橋式整流單元，以形成一對應於該第二置晶區域之第二膠體限位空間；以及一封裝單元，其具有兩個分別填充於上述兩個第一膠體限位空間內以分別覆蓋上述至少一第一發光模組及上述至少一第二發光模組之第一封裝膠體及一填充於該第二膠體限位空間內以覆蓋上述至少一限流單元與上述至少一橋式整流單元之第二封裝膠體。
10. 一種直接電性連接於交流電源之多晶封裝結構，其包括：一基板單元，其具有一基板本體及一位於該基板本體上表面之置晶區域；一發光單元，其具有多個電性設置於該置晶區域上之發光二極體晶片；一控制模組，其具有一電性設置於該基板本體上之環繞式基板、至少一電性設置於該環繞式基板上之限流單元、至少一電性設置於該環繞式基板上之橋式整流單元、及一用於覆蓋上述至少一限流單元與上述至少一橋式整流單元之不透

(3)

光封裝膠體，其中上述至少一限流單元與上述至少一橋式整流單元皆電性連接於該發光單元，且該環繞式基板圍繞上述多個發光二極體晶片，以形成一限位空間；以及一封裝單元，其具有一填充於該限位空間內以覆蓋上述多個發光二極體晶片之透光封裝膠體。

圖式簡單說明

- 圖 1A 為本發明第一實施例的之立體示意圖；
- 圖 1B 為本發明第一實施例的之側視剖面示意圖；
- 圖 1C 為本發明第一實施例的之上視示意圖；
- 圖 1D 為本發明第一實施例的功能方塊圖；
- 圖 2A 為本發明第二實施例的之上視示意圖；
- 圖 2B 為本發明第二實施例的之側視剖面示意圖；
- 圖 3 為本發明第三實施例的之上視示意圖；
- 圖 4A 為本發明第四實施例的之上視示意圖；
- 圖 4B 為本發明第四實施例的之側視剖面示意圖；
- 圖 5A 為本發明第五實施例的之上視示意圖；
- 圖 5B 為本發明第五實施例的之側視剖面示意圖；
- 圖 6A 為本發明第六實施例的之上視示意圖；
- 圖 6B 為本發明第六實施例的之側視剖面示意圖；
- 圖 7A 為本發明第七實施例的之上視示意圖；
- 圖 7B 為本發明第七實施例的之側視剖面示意圖；
- 圖 8 為本發明第八實施例的之上視示意圖；
- 圖 9A 為本發明第九實施例的之上視示意圖；
- 圖 9B 為本發明第九實施例的之側視剖面示意圖；
- 圖 10 為本發明第十實施例的之側視剖面示意圖；
- 圖 11 為本發明第十一實施例的之側視剖面示意圖；
- 圖 12 為本發明第十二實施例的之側視剖面示意圖；
- 圖 13 為本發明使用多個備用焊墊的局部上視示意圖；
- 圖 14A 為本發明額外使用突波吸收器、穩壓單元與保險絲的功能方塊圖；及
- 圖 14B 為本發明額外使用突波吸收器、穩壓單元與保險絲的電路功能方塊圖。

(5)

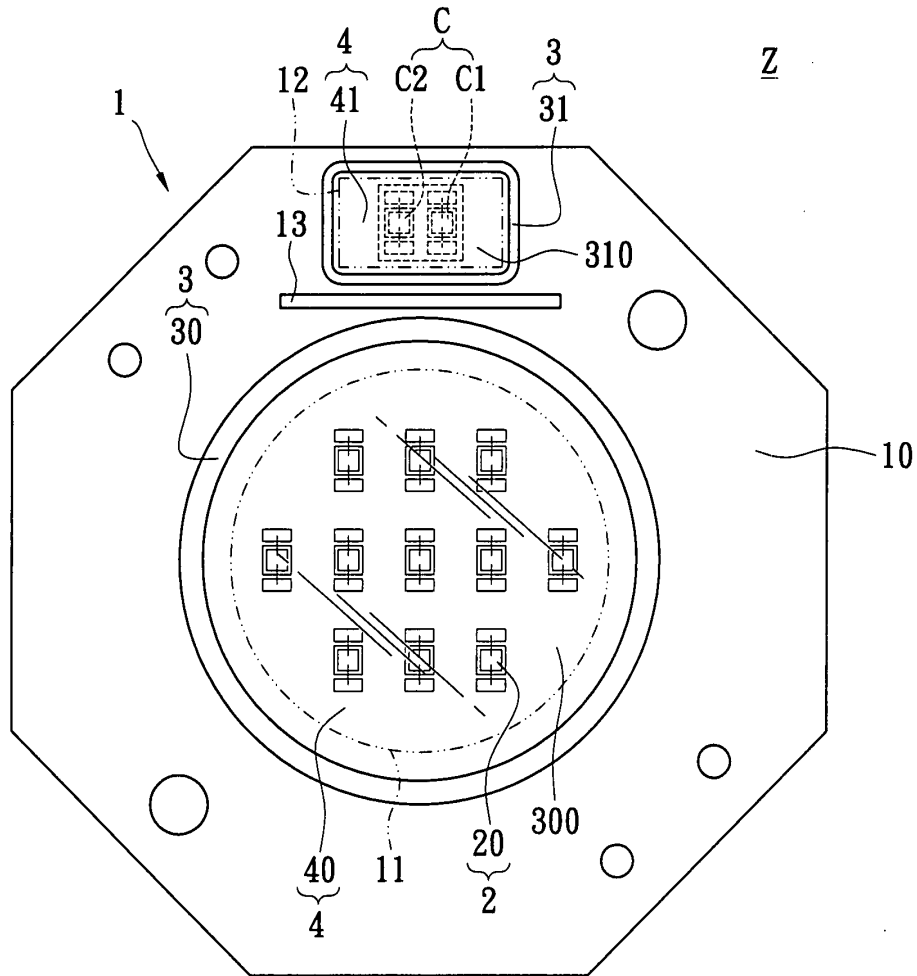


圖 1C

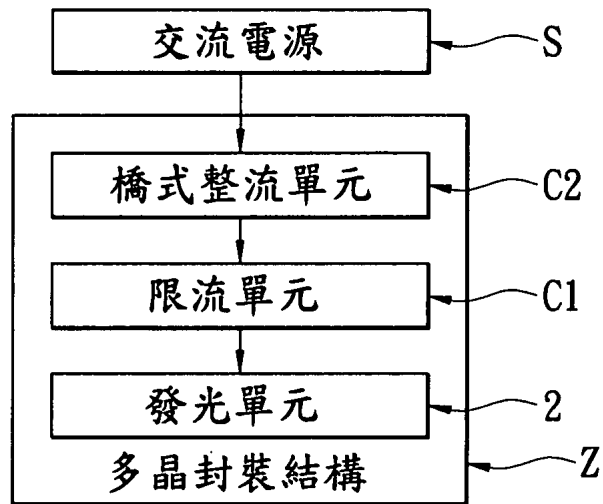


圖 1D

(6)

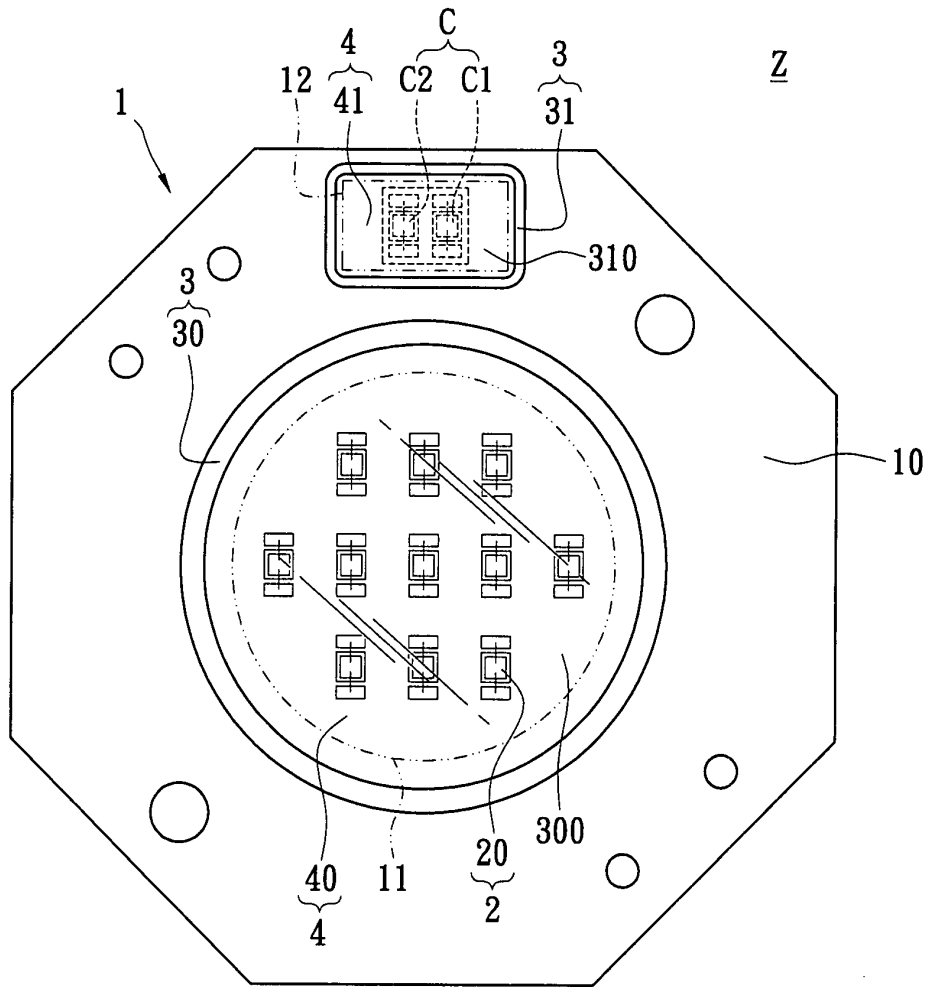


圖2A

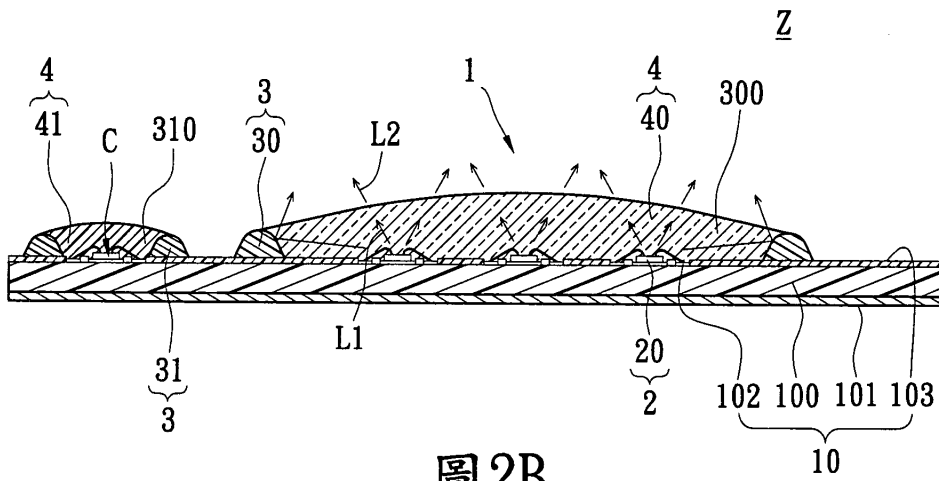


圖2B

(7)

Z

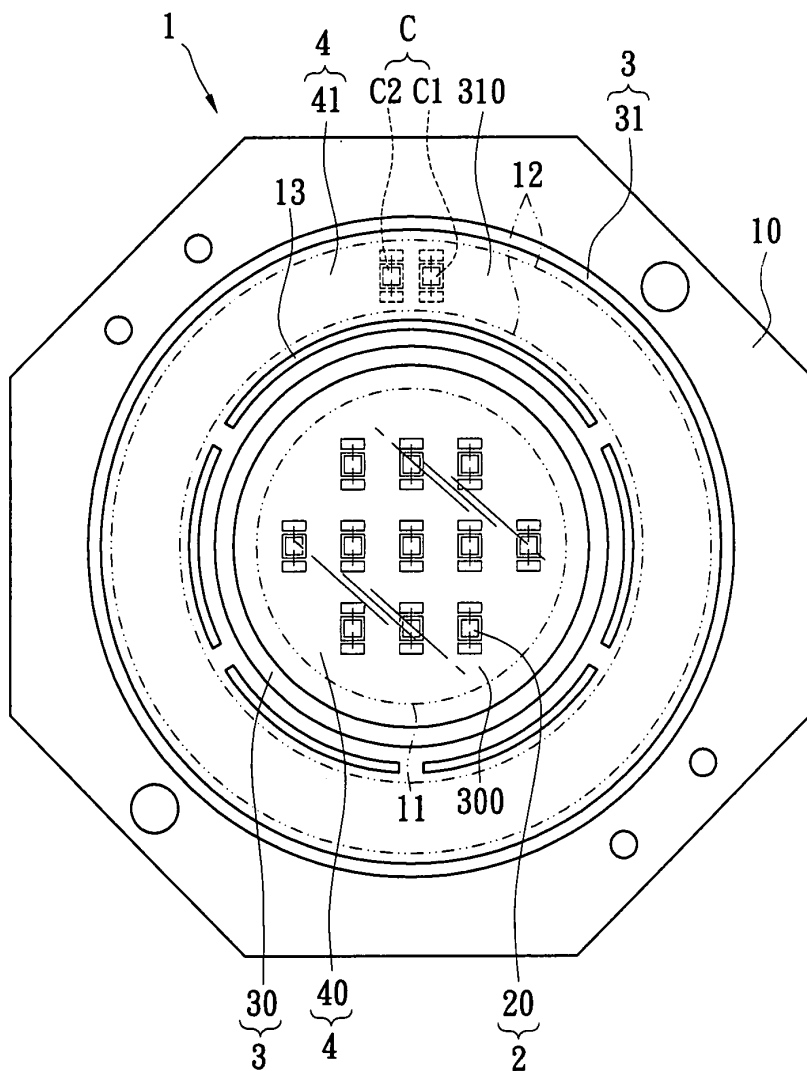


圖3

(8)

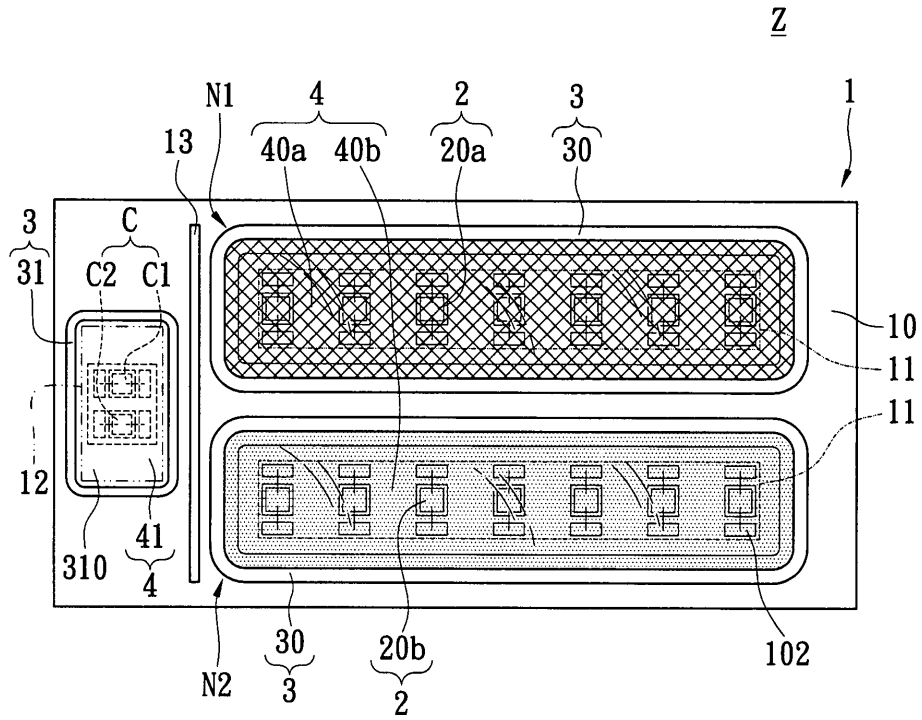


圖4A

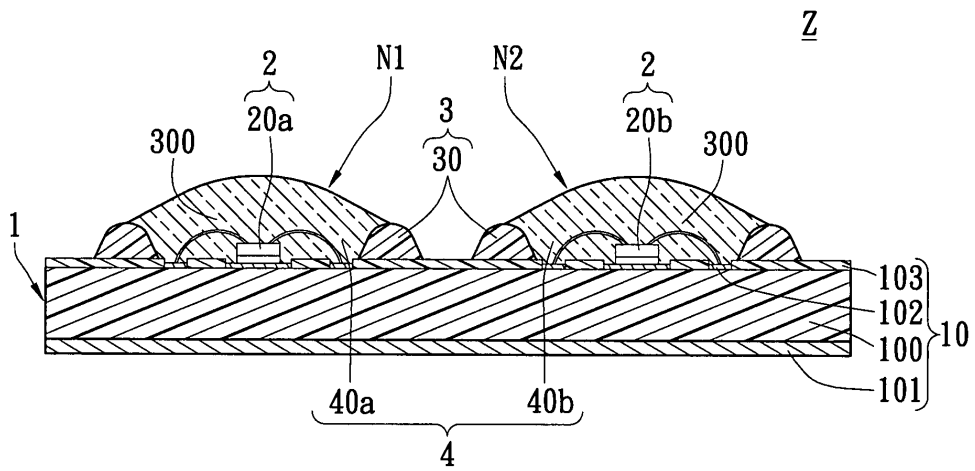


圖4B

(9)

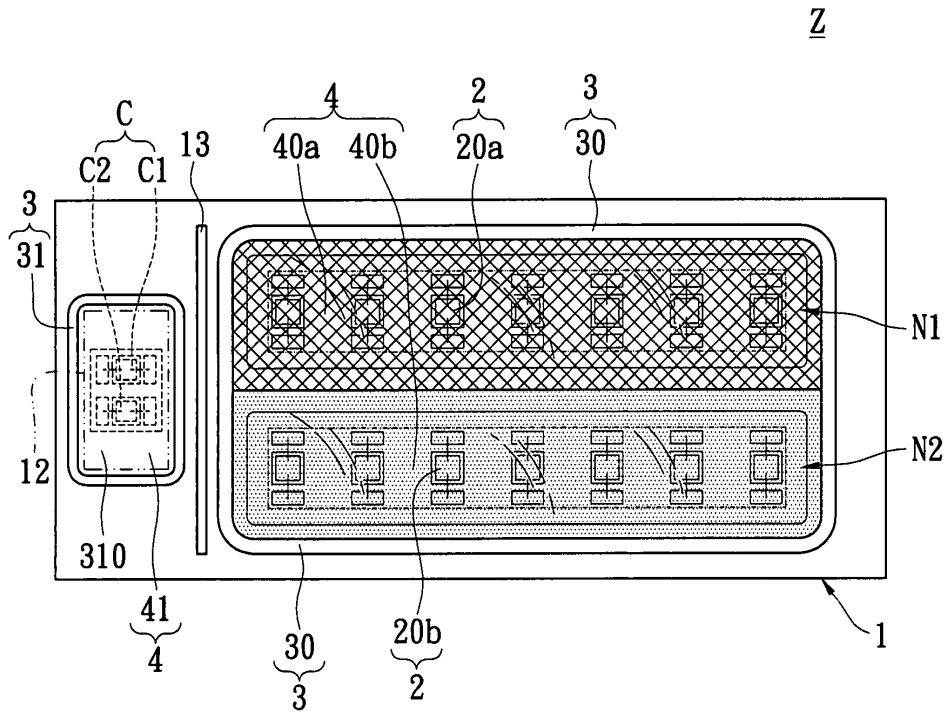


圖5A

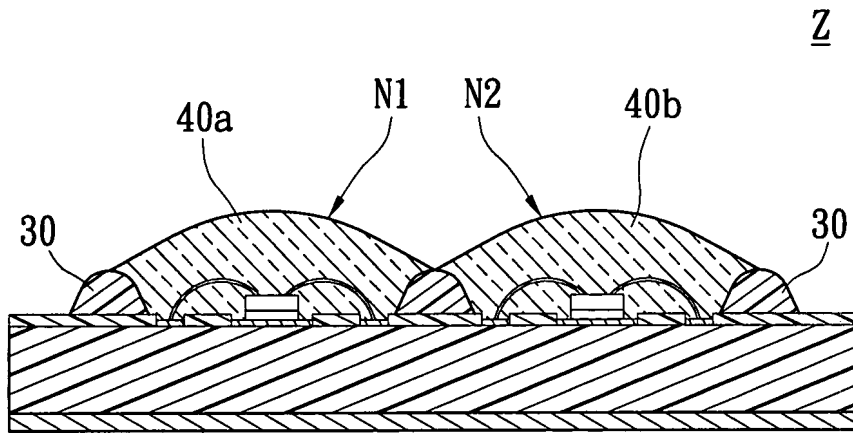


圖5B

(10)

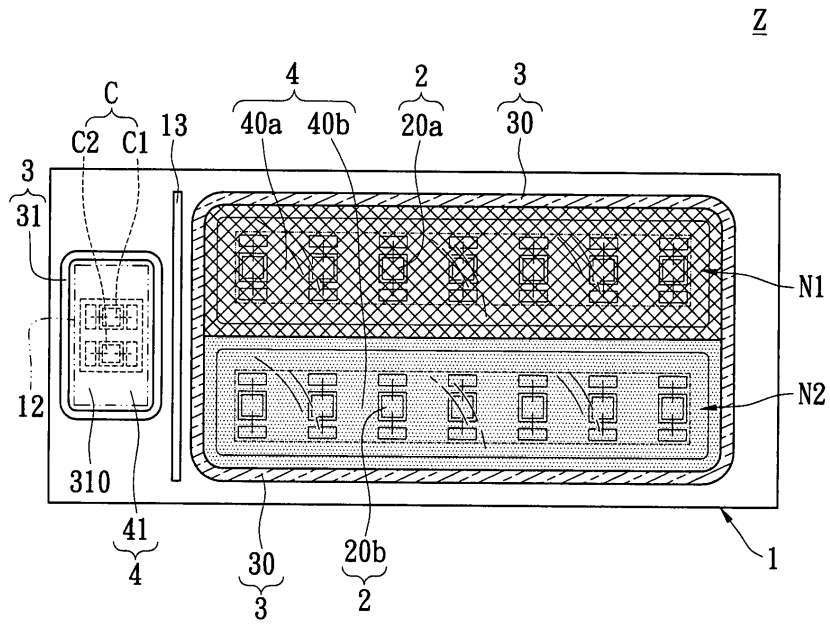


圖6A

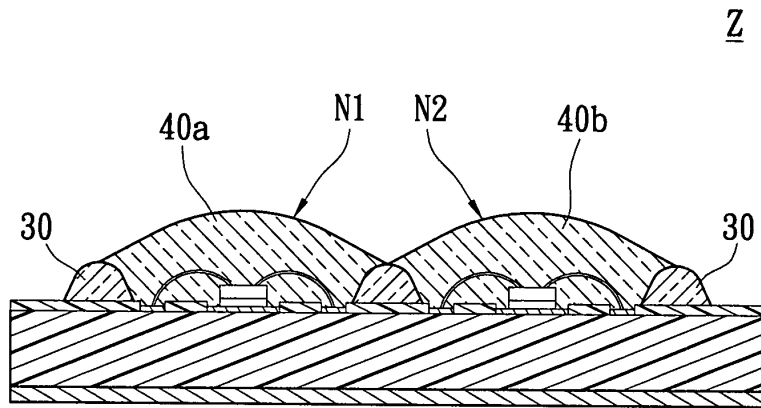


圖6B

(12)

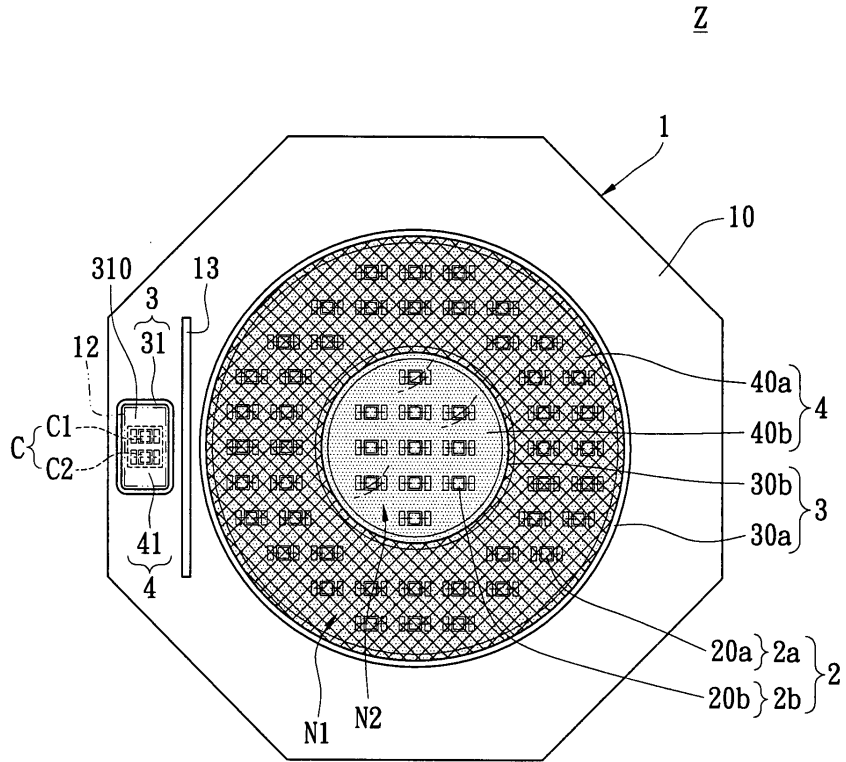


圖8

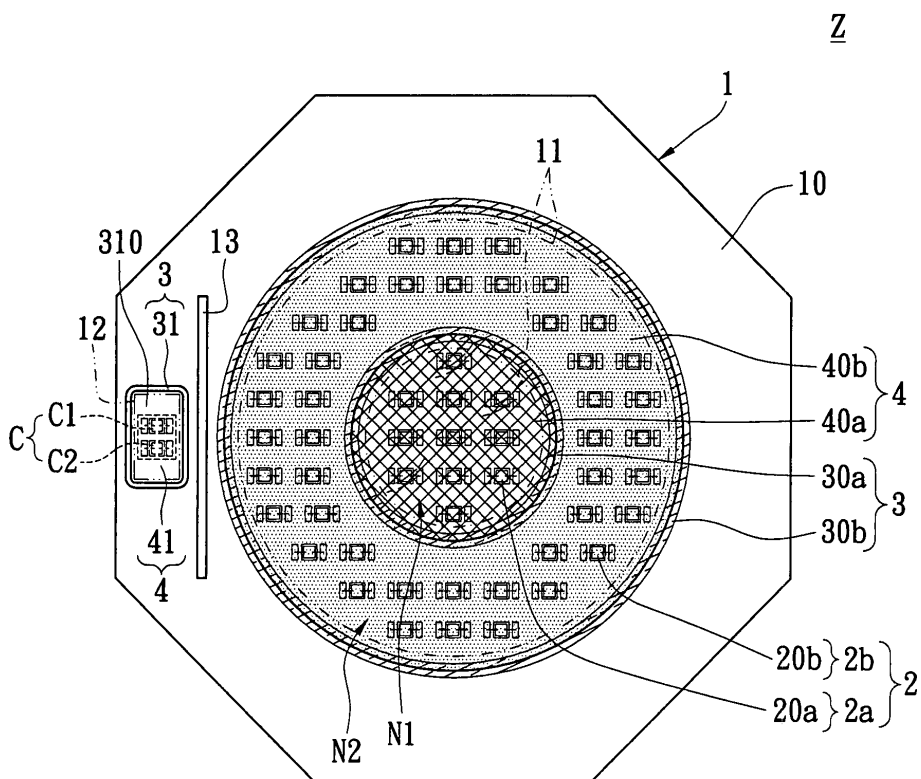


圖9A

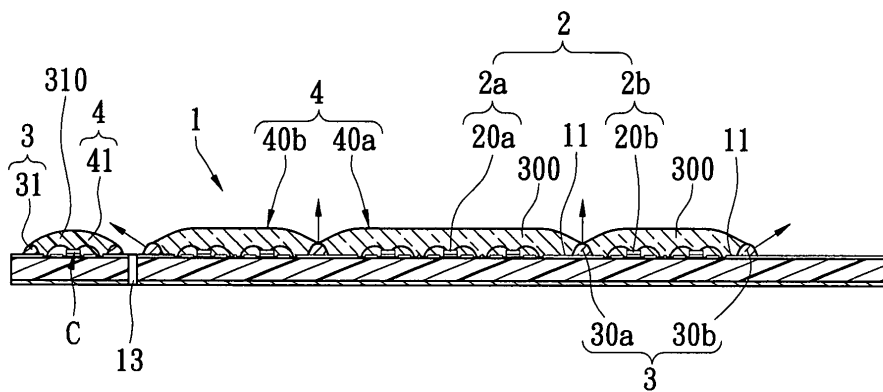


圖9B

(14)

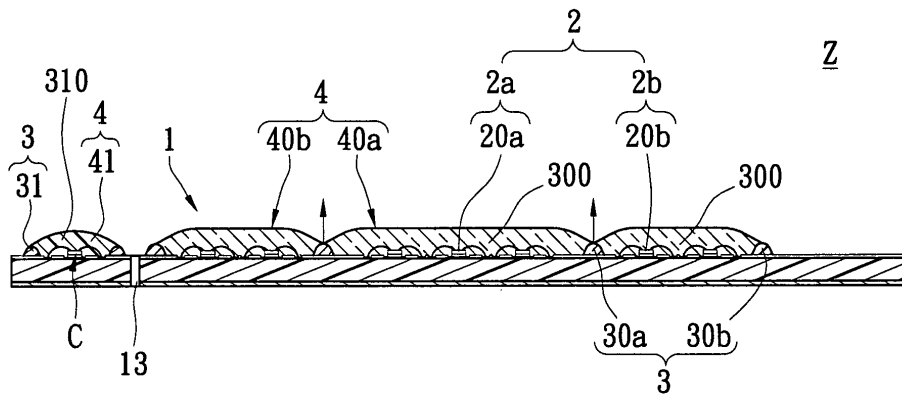


圖10

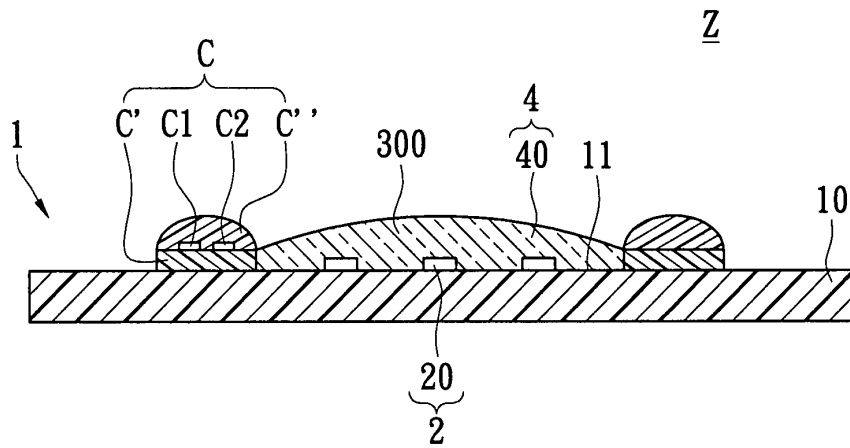


圖11

(15)

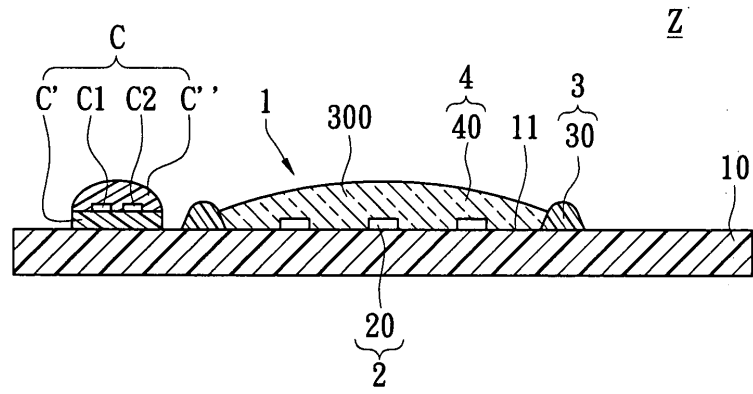


圖12

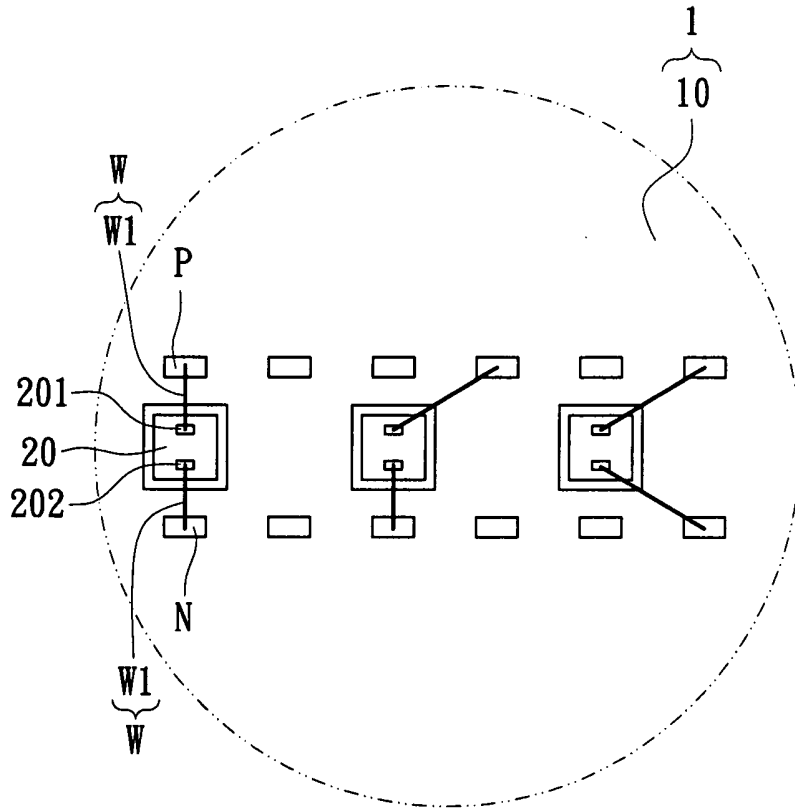


圖13

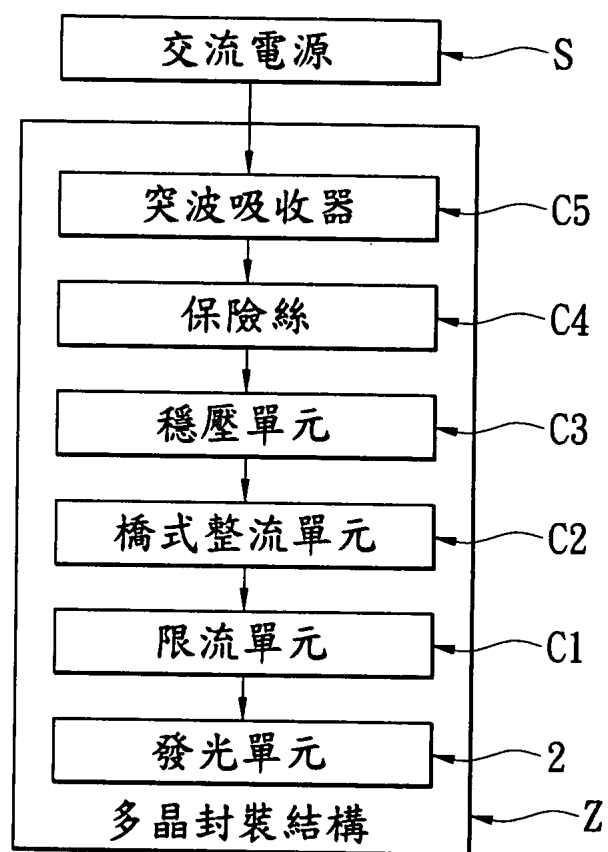


圖14A

(17)

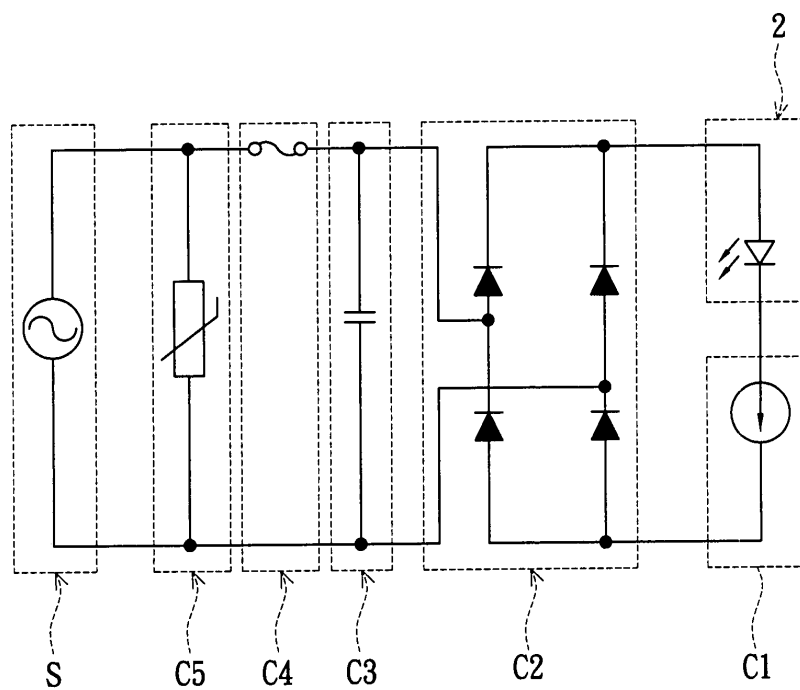


圖 14B